

## Sistemi di Calcolo (A.A. 2014-2015)

Corso di Laurea in Ingegneria Informatica e Automatica  
Sapienza Università di Roma

# B

**Esame del 29/01/2015 (esonerati dalla prima parte) – Durata 1h 30'**

Inserire nome e cognome nel file `studente.txt` e le risposte (A, B, C, D o E per ciascuna domanda) nel file `risposte.txt`. Rispondere E equivale a non rispondere (0 punti).

---

### Domanda 1 (tecniche di ottimizzazione di programmi)

Si consideri il seguente frammento di programma C e la sua traduzione in IA32:

<pre>int g(int x) {     return 4*x; }</pre>	<pre>g: movl 4(%esp), %eax     shll \$2, %eax     ret</pre>
<pre>int f(int x) {     return 4*g(x); }</pre>	<pre>f: movl 4(%esp), %eax     shll \$4, %eax     ret</pre>

Quali delle seguenti ottimizzazioni **non** è stata applicata dal compilatore?

<b>A</b>	Hoisting	<b>B</b>	Strength reduction
<b>C</b>	Constant folding	<b>D</b>	Function inlining

Motivare la risposta nel file `M1.txt`. **Risposte non motivate saranno considerate nulle.**

---

### Domanda 2 (tecniche di ottimizzazione di programmi)

Quanti byte in meno occuperebbe la seguente struttura C se la ottimizzassimo?

<pre>struct S {     char a;     int b;     char c;     int d;     short e; };</pre>
---

<b>A</b>	4	<b>B</b>	8
<b>C</b>	2	<b>D</b>	6

Motivare la risposta nel file `M2.txt`. **Risposte non motivate saranno considerate nulle.**

---

### Domanda 3 (studio delle prestazioni del software)

Quale speedup ci aspetteremmo per un programma se riducessimo del 20% il tempo di esecuzione di una sua porzione che richiede il 80% del tempo di esecuzione?

<b>A</b>	~4x	<b>B</b>	~1.5x
<b>C</b>	~1.2x	<b>D</b>	~2x

Motivare la risposta nel file `M3.txt`. **Risposte non motivate saranno considerate nulle.**

---

### Domanda 4 (sistemi di memoria)

Si consideri un sistema con una piccola cache associativa a due vie contenente 4 blocchi da 8 byte ciascuno. Quanti cache miss vengono generati dal seguente frammento di programma? Assumere che la variabile `v` sia tenuta in un registro, che l'array `v` sia allineato a un indirizzo

multiplo di 8 byte e che la cache inizialmente non contenga alcun blocco di memoria in uso al processo.

```
int v[10];
v[0]=1;
v[4]=2;
v[8]=3;
v[1]=4;
v[5]=5;
```

<b>A</b>	3	<b>B</b>	2
<b>C</b>	5	<b>D</b>	4

Motivare la risposta nel file M4 .txt. **Risposte non motivate saranno considerate nulle.**

**Domanda 5 (memoria virtuale)**

Quanti bit deve avere un puntatore per indirizzare uno spazio di memoria virtuale di 16 GB?

<b>A</b>	32	<b>B</b>	64
<b>C</b>	44	<b>D</b>	34

Motivare la risposta nel file M5 .txt. **Risposte non motivate saranno considerate nulle.**

**Domanda 6 (memoria virtuale)**

Una sola delle seguenti affermazioni sulla memoria virtuale è falsa:

<b>A</b>	La memoria virtuale consente a processi diversi di condividere dati in memoria	<b>B</b>	La memoria virtuale non ha frammentazione interna
<b>C</b>	La memoria virtuale consente di nascondere a un processo il tipo di memoria fisica in cui un dato è memorizzato, es. DRAM, disco, ecc.	<b>D</b>	La memoria virtuale consente di tenere separati gli spazi di memoria di processi diversi proteggendoli da accessi errati o maliziosi

Motivare la risposta nel file M6 .txt. **Risposte non motivate saranno considerate nulle.**

**Domanda 7 (processi)**

Un processo è in stato waiting se è nelle condizioni di essere eseguito, ma non lo è perché tutti i core delle CPU disponibili nel sistema sono impegnati nell'esecuzione di altri processi:

<b>A</b>	Vero	<b>B</b>	Falso
----------	------	----------	-------

Motivare la risposta nel file M7 .txt. **Risposte non motivate saranno considerate nulle.**

**Domanda 8 (flusso del controllo eccezionale)**

Una porzione di codice non eseguita in modalità supervisore può modificare il contenuto dell'interrupt vector?

<b>A</b>	Sì	<b>B</b>	No
----------	----	----------	----

Motivare la risposta nel file M8 .txt. **Risposte non motivate saranno considerate nulle.**

**Domanda 9 (sistemi di memoria)**

In una cache ad indirizzamento diretto:

<b>A</b>	Ogni blocco di memoria può essere ospitato in qualsiasi blocco di cache	<b>B</b>	Ogni blocco di memoria ha un solo possibile blocco di cache che può ospitarlo
----------	---	----------	---

<b>C</b>	Ogni blocco di memoria ha diversi possibili blocchi di cache che possono ospitarlo, ma non tutti	<b>D</b>	Nessuna delle precedenti
----------	--	----------	--------------------------

Motivare la risposta (es. spiegando perché si escludono le altre) nel file `M9.txt`. **Risposte non motivate saranno considerate nulle.**

**Domanda 10 (memoria virtuale)**

Si consideri il seguente frammento di codice C:

```
int x;
int* f(int n) {
    int* p = malloc(n*sizeof(int));
    return p;
}
```

Una sola delle seguenti affermazioni è falsa: quale?

<b>A</b>	<code>p[0]</code> è nella sezione Heap	<b>B</b>	<code>x</code> è nella sezione Stack
<b>C</b>	<code>p</code> è nella sezione Stack	<b>D</b>	<code>f</code> è nella sezione Text

Motivare la risposta nel file `M10.txt`. **Risposte non motivate saranno considerate nulle.**

**Domanda 11 (sistemi di memoria)**

Cache miss di tipo “capacity” si hanno quando:

<b>A</b>	La cache avrebbe blocchi liberi per ospitare il blocco acceduto, ma per vincoli architetturali non sono utilizzabili per quel particolare blocco	<b>B</b>	Un determinato blocco di memoria viene caricato per la prima volta in cache
<b>C</b>	Il programma accede a più blocchi distinti di quelli che possono essere contenuti in cache	<b>D</b>	La cache ha una capacità molto inferiore a quella della memoria centrale installata nel sistema

Motivare la risposta (es. spiegando perché si escludono le altre) nel file `M11.txt`. **Risposte non motivate saranno considerate nulle.**

**Domanda 12 (sistemi di memoria)**

Si consideri un sistema di calcolo recente. Una sola delle seguenti affermazioni è falsa: quale?

<b>A</b>	Un accesso a disco magnetico richiede un tempo dell'ordine dei microsecondi	<b>B</b>	Un accesso a una cache di primo livello richiede pochi nanosecondi
<b>C</b>	Un accesso a registro richiede meno di un nanosecondo	<b>D</b>	Un accesso a una memoria centrale DRAM richiede un tempo dell'ordine delle decine di nanosecondi

Motivare la risposta nel file `M12.txt`. **Risposte non motivate saranno considerate nulle.**