

Sistemi di Calcolo (A.A. 2014-2015)

Corso di Laurea in Ingegneria Informatica e Automatica
Sapienza Università di Roma

B

Esame del 19/02/2015 (esonerati dalla prima parte) – Durata 1h 30'

Inserire nome, cognome e matricola nel file `studente.txt` e le risposte (A, B, C, D o E per ogni domanda) nel file `risposte.txt`. Rispondere E equivale a non rispondere (0 punti).

Domanda 1 (analisi delle prestazioni del software)

Qual è lo speedup ottenibile per un programma se riduciamo del 30% una sua porzione che richiede il 10% del tempo di esecuzione?

A	1.03x	B	2.04x
C	1.30x	D	1.75x

Motivare la risposta nel file `M1.txt`. **Risposte non motivate saranno considerate nulle.**

Soluzione: A. Ridurre del 30% il tempo di esecuzione di una porzione di codice vuol dire ottenere uno speedup $k=1/0.7$. Sia infatti T_A il tempo di esecuzione di quella porzione prima della riduzione e T'_A il tempo dopo la riduzione. Si ha: $T'_A = T_A - 0.3 * T_A = 0.7 * T_A$, da cui $k = T_A / T'_A = 1/0.7$. Per la legge di Amdahl, posto $a=0.1$ e $k=1/0.7$, lo speedup complessivo del programma è $1/(a/k+1-a) = 1/(0.1*0.7+1-0.1) = 1.03x$.

Domanda 2 (sistemi di memoria)

Si consideri un sistema con una piccola cache associativa a due vie contenente 4 linee da 8 byte ciascuna. Quanti cache miss vengono generati dal seguente frammento di programma? Assumere che le variabili v e i siano tenute in dei registri, che l'array v sia allineato a un indirizzo multiplo di 8 byte e che la cache inizialmente non contenga alcun blocco di memoria in uso al processo.

```
char v[27];  
for (i=0; i<27; i++) v[i] = 0;
```

A	3	B	5
C	4	D	27

Motivare la risposta nel file `M2.txt`. **Risposte non motivate saranno considerate nulle.**

Soluzione: C. Infatti, poiché ogni linea di cache contiene 8 celle dell'array, viene fatto un cache miss ogni 8 accessi. I cache miss avvengono sugli accessi a $v[0]$, $v[7]$, $v[15]$ e $v[23]$. Gli altri accessi sono cache hit. Poiché si tratta di una scansione sequenziale di un array, l'associatività della cache non fa alcuna differenza nel conto dei cache miss.

Domanda 3 (tecniche di ottimizzazione di programmi)

Si considerino i seguenti frammenti di programma C:

Codice originario	Codice ottimizzato
<pre>void c(int* a, int* b) { for (i=0; i<k(a); i++) b[i] = g(a[i]); }</pre>	<pre>void c(int* a, int* b) { int j = k(a); for (i=0; i<j; i++) b[i] = g(a[i]); }</pre>

Quale delle seguenti affermazioni è falsa?

A	Per passare dal codice originario a quello ottimizzato è stata applicata la tecnica del loop-invariant code motion	B	Per passare dal codice originario a quello ottimizzato è stata applicata la tecnica della dead code elimination
C	L'ottimizzazione è corretta se la funzione k non effettua effetti collaterali	D	In generale non possiamo aspettarci che l'ottimizzazione applicata possa essere effettuata da un compilatore

Motivare la risposta nel file M3 .txt. **Risposte non motivate saranno considerate nulle.**

Soluzione: B. La dead code elimination consiste nell'eliminare porzioni di codice che non verrebbero mai eseguite. Qui si ha invece spostamento di codice da un punto all'altro per evitare che venga rieseguito inutilmente.

Domanda 4 (tempi di latenza tipici di un sistema di calcolo)

Quali delle seguenti affermazioni è falsa?

A	Un accesso a registro è circa cento milioni di volte più veloce di un accesso a un disco magnetico	B	Un accesso a una memoria cache è circa cento volte più veloce di un accesso a un disco magnetico
C	Un accesso a una memoria DRAM è circa 10 volte più lento di un accesso a una memoria cache	D	Un accesso a una memoria cache può arrivare ad essere circa dieci volte più lento di un accesso a registro

Motivare la risposta nel file M4 .txt. **Risposte non motivate saranno considerate nulle.**

Soluzione: B. Un accesso a disco richiede circa 10 millisecondi (10^{-2} secondi) mentre una cache ha tempi di accesso dell'ordine dei nanosecondi (10^{-9} secondi). La differenza prestazionale non è quindi di 2 ordini di grandezza (100x), ma di almeno 6 (1000000x).

Domanda 5 (memoria virtuale)

Si consideri un sistema di memoria virtuale con uno spazio logico di 4 GB, uno spazio fisico di 2 GB e pagine di dimensione 4 KB. Quanti byte occupa una tabella delle pagine per mantenere la corrispondenza tra pagine e frame? Ignorare i flag associati alle pagine come i bit di validità e assumere di usare 32 bit per rappresentare gli indici dei frame.

A	4 MB	B	1 MB
C	8 KB	D	256 KB

Motivare la risposta nel file M5 .txt. **Risposte non motivate saranno considerate nulle.**

Soluzione: A. 4 GB sono suddivisi in $2^{32-12}=2^{20}$ pagine da 4 KB. Per ogni pagina la tabella delle pagine mantiene un indice di frame di 4 byte, quindi la dimensione della tabella delle pagine è $4 \cdot 2^{20}$ byte = 4 MB.

Domanda 6 (allocazione dinamica della memoria)

In quale caso si ha frammentazione esterna?

A	Quando vi sarebbe sufficiente spazio libero per accomodare una richiesta di allocazione, ma lo spazio non è contiguo	B	Quando viene allocato più spazio di quello effettivamente richiesto e quindi parte dello spazio allocato non è realmente utilizzato
----------	--	----------	---

Motivare la risposta nel file M6 .txt (ad esempio spiegando perché si scarta una possibile risposta). **Risposte non motivate saranno considerate nulle.**

Soluzione: A. La risposta B si riferisce infatti alla frammentazione interna.

Domanda 7 (flusso del controllo eccezionale)

Una delle seguenti affermazioni è **falsa**, quale?

A	Quando si effettua un click del mouse viene generata una trap	B	I timer di sistema permettono di generare interrupt periodici, ad esempio per consentire a un sistema operativo di effettuare un context switch tra processi per realizzare uno scheduling time-sharing
C	Quando si preme un tasto sulla tastiera viene generato un interrupt	D	Trap e interrupt consentono alla CPU di entrare in modalità di esecuzione supervisore

Motivare la risposta nel file M7.txt. **Risposte non motivate saranno considerate nulle.**

Soluzione: A. Una trap è un'istruzione macchina che genera un interrupt software di tipo sincrono. Il click del mouse è invece un evento asincrono che genera un interrupt hardware.

Domanda 8 (analisi delle prestazioni del software)

Quale delle seguenti affermazioni sull'IPC è **falsa**?

A	L'IPC è una metrica che misura il numero medio di istruzioni eseguite in ogni ciclo di clock della CPU	B	Un valore inferiore a 1 per l'IPC può essere un indicatore che il sistema sta utilizzando male le proprie risorse di calcolo, ad esempio perché il programma esibisce scarsa località di accesso a memoria generando molti cache miss
C	L'IPC viene misurato mediante un contatore hardware della CPU e può essere letto mediante strumenti di performance profiling come perf	D	L'IPC è una metrica che può indicare se ci sono troppi processi in esecuzione nel sistema

Motivare la risposta nel file M8.txt. **Risposte non motivate saranno considerate nulle.**

Soluzione: D. L'IPC (Instructions per Cycle) non ha nulla a che vedere con il numero di processi in esecuzione. Questa metrica è infatti calcolata da un contatore hardware a bordo della CPU e misura il numero medio di istruzioni eseguite in un ciclo di clock indipendentemente dal processo eseguito.

Domanda 9 (ottimizzazione delle prestazioni del software)

Quale dei seguenti frammenti di programma esibisce migliore località di accesso a memoria?

A	<pre>void init(int** m, int n) { int i, j; for (i=0; i<n; i++) for (j=0; j<n; j++) m[i][j]=0; }</pre>	B	<pre>void init(int** m, int n) { int i, j; for (j=0; j<n; j++) for (i=0; i<n; i++) m[i][j]=0; }</pre>
----------	---	----------	---

Motivare la risposta nel file M9.txt (ad esempio spiegando perché si scarta una possibile risposta). **Risposte non motivate saranno considerate nulle.**

Soluzione: A. Le celle della matrice vengono infatti accedute per righe esibendo località spaziale nell'accesso a memoria. Nella versione B invece gli accessi sono per colonna senza alcuna località di accesso, generando un cache miss ad ogni iterazione del ciclo for più interno.

Domanda 10 (processi)

Che cosa è un PCB?

A	Una sezione dello spazio logico di un processo chiamata “Process Code Block” che contiene il codice eseguibile del programma eseguito	B	Una struttura dati chiamata “Process Control Block” che mantiene informazioni sullo stato di un processo, come i canali di comunicazione aperti, l’uso della memoria, lo stato dei registri relativi all’ultimo context switch, ecc.
----------	---	----------	--

Motivare la risposta nel file `M10.txt` (ad esempio spiegando perché si scarta una possibile risposta). **Risposte non motivate saranno considerate nulle.**

Soluzione: B. Il PCB è acronimo di “Process Control Block” e non “Process Code Block” e non contiene codice, ma informazioni sullo stato di un processo.

Domanda 11 (allocazione dinamica della memoria)

L’aspetto che rende più difficile realizzare allocatori dinamici di memoria è il fatto che le operazioni di allocazioni/deallocazioni future non sono note al momento in cui l’allocatore deve prendere una decisione:

A	Vero	B	Falso
----------	------	----------	-------

Motivare la risposta nel file `M11.txt` (ad esempio spiegando perché si scarta una possibile risposta). **Risposte non motivate saranno considerate nulle.**

Soluzione: A. Vero, se fossero note le richieste di allocazione/deallocazione che verranno eseguite in futuro, un allocatore potrebbe scegliere quale blocco libero usare al momento di una allocazione in modo da garantire la presenza di spazi contigui sufficientemente grandi per accomodare richieste successive, ottimizzando la dimensione complessiva dell’heap.

Domanda 12 (moduli di sistema operativo)

Un device driver è:

A	Un modulo del sistema operativo che fa parte del kernel e consente di elencare i dispositivi installati nel sistema	B	Un modulo del sistema operativo che consente al kernel di interfacciarsi con un particolare tipo di dispositivo esterno astraendone i dettagli di fabbrica
----------	---	----------	--

Motivare la risposta nel file `M12.txt` (ad esempio spiegando perché si scarta una possibile risposta). **Risposte non motivate saranno considerate nulle.**

Soluzione: B. Un device driver non fa parte del kernel e non serve ad elencare i dispositivi, ma piuttosto ad interfacciarsi con essi.